



Comité National Français de Radioélectricité Scientifique

Section française de l'

Union Radio Scientifique Internationale

Siège social : Académie des Sciences, Quai de Conti – Paris

JOURNÉES SCIENTIFIQUES DU CNFRS

## "NANOSCIENCES ET RADIOÉLECTRICITÉ"

PARIS, LES 20 ET 21 MARS 2007

---

### **Nouvelles approches d'évaluation de la fiabilité : Perspectives pour les nanotechnologies - New approaches of reliability assessment: Prospects for nanotechnologies**

---

**L. Bechou\***, **Y. Danto\***, **JY. Deletage\***, **F. Verdier\***

\*Laboratoire IMS – UMR CNRS n°5218 – 351, Cours de la Libération – 33405 Talence Cedex  
mél. laurent.bechou@ims-bordeaux.fr

**D. Laffitte\*\***, **JL. Goudard\*\***

\*\*AVANEX-France, Route de Villejust, 91625 Nozay Cedex  
mél. dominique\_laffitte@avanex.com

---

#### **Résumé**

L'évaluation de la fiabilité des composants, circuits intégrés ou microassemblages, est clairement identifiée comme un des facteurs majeurs conditionnant la poursuite du développement de la microélectronique. De la même façon, la pénétration croissante des marchés, par les nanotechnologies, sera liée à la démonstration rapide d'une fiabilité opérationnelle construite en relation avec les standards actuels très exigeants. Il y aura donc très peu de marge entre la mise au point technologique et la démonstration de la haute fiabilité des nanotechnologies. Cette situation nécessite un effort spécifique sur les méthodes de construction et de démonstration de la fiabilité avec comme objectif principal de garantir des distributions de défaillances aussi resserrées que possible en fin de durée de vie. Ces réflexions doivent être intégrées, dès les phases de conception, en considérant deux approches liées au mode de fabrication des dispositifs nanotechnologiques:

- L'approche "top-down", correspondant à une extension des procédés issus des technologies microélectroniques vers les dimensions nanométriques.
- L'approche "bottom-up", dont les briques de base sont directement issues des apports récents de la science des matériaux et de l'exploitation de leurs propriétés spécifiques.

La problématique de la fiabilité est par définition extrêmement large et couvre à la fois les questions relatives à la physique et à la physico-chimie des matériaux, aux phénomènes de transport électrique, aux phénomènes thermomécaniques, interfaces de couplage optique/électronique, aux modèles statistiques, etc. L'objectif de cette contribution est de présenter les résultats de nouvelles approches d'évaluation de la fiabilité, issues des travaux du Laboratoire IMS en étroite collaboration avec les industriels et laboratoires universitaires. Ces approches spécifiques sont basées sur l'utilisation combinée de lois physiques de défaillance, de simulations comportementales et de méthodes statistiques intégrant une variabilité technologique pour extrapoler des taux de défaillance et des durées de vie en conditions opérationnelles. Des exemples d'application sont illustrés sur des circuits intégrés, microassemblages et composants optoélectroniques. Le but principal est d'analyser les potentialités et l'applicabilité de ces approches pour l'évaluation de la fiabilité intrinsèque de dispositifs nanotechnologiques.

*Reliability evaluation of components, integrated circuits or microassemblies, is clearly identified as one of the major factors conditioning the on-going development of microelectronics. In the same way, the growing markets penetration by nanotechnologies is clearly related to the fast demonstration of a satisfactory built-in operational reliability regarding actual severe standards. Thus, there is a very weak margin between the technological development and the demonstration of "high-reliability" for nanotechnologies. This situation requires a specific effort on built-in reliability and its demonstration focusing on failure distributions as narrower as possible at the end of lifetime. These considerations must be integrated, as early as possible at*

the beginning of the development, taking into consideration two approaches in relation with manufacturing mode of nano-devices:

- The "top-down" approach, corresponding to an extension of processes from microelectronic technologies towards nanometric dimensions.
- The "bottom-up" approach, which the building blocks come from the recent results of material science and the exploitation of their specific properties.

Reliability issue covers extremely large scientific fields such as physics, material science, electrical transport, thermal phenomena, coupling interfaces between optics and electronics, statistical models, etc. The objective of this paper deals with a presentation of new approaches for reliability evaluation, coming from studies of IMS Laboratory in collaboration with industrial partners and academic laboratories. These new approaches are based on the combination of physical laws of failure, behavioral simulations and statistical methods adding parametric dispersions to extrapolate failure rates and lifetime in operating conditions. Some examples are presented and discussed on integrated circuits, microassemblies and optoelectronic components. The main goal is to analyze their potentiality and applicability to intrinsic nano-devices reliability.

Mots clés :

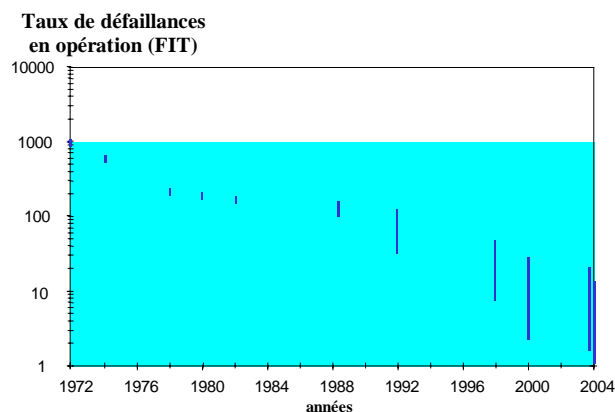
Fiabilité, Mécanismes physiques de défaillance, Durée de vie, Simulations comportementales, Nanotechnologies

*Reliability, Physical failure mechanisms, Lifetime, Behavioral modeling, Nanotechnologies*

---

## Introduction - Contexte

Les microassemblages et microsystèmes et, à court terme les dispositifs nanotechnologiques, sont destinés à être systématiquement associés et intégrés dans un environnement électronique. L'ensemble des technologies évolue très rapidement vers les dimensions nanométriques et une complexité accrue, ce qui rend leur susceptibilité aux contraintes plus délicate que jamais à gérer en terme de robustesse et de fiabilité. Dans le même temps, les niveaux actuels de fiabilité exigés dans la plupart des applications sont extrêmement élevés (figure 1). A titre d'exemple, l'industrie automobile se focalise sur des taux de défaillance de moins de 10 FIT (1 FIT : unité usuelle correspondant à une défaillance avérée sur  $10^9$  heures). Dans beaucoup d'autres applications (spatial, militaire, télécommunications), c'est pratiquement le zéro défaut qui est demandé sur une durée de vie déterminée.



**Figure 1.** Evolution du taux de défaillance en conditions opérationnelles - Estimation pour les circuits intégrés au cours des 30 dernières années (*Sources : Conférences ESREF et IRPS de 1982 à 2004*).

L'élément clef à prendre en compte dès le début du développement des micro et des nanotechnologies réside dans le fait que ces dernières vont être utilisées en conjonction avec des technologies plus matures et dans un marché dont l'exigence de fiabilité restera bien entendu "calée" sur les standards actuels très exigeants. Il y a donc très peu de marge entre la mise au point technologique et la démonstration de la haute fiabilité de dispositifs nanotechnologiques, sous peine de rester à terme dans le domaine des "curiosités" technologiques. L'étude de la fiabilité des micro et nanocomposants est donc incontournable pour valider la progression de leurs performances. Elle doit donc être prise en compte, à la fois en amont, lors du choix et du développement des procédés nouveaux, en cours de réalisation, mais aussi en aval, dans la phase industrielle de "qualification" des composants [1].

Cette situation nécessite un renouvellement complet des méthodes de construction et de démonstration de la fiabilité. Les bases de la "haute" fiabilité se situent au niveau de la conception, des choix technologiques, de la maîtrise des procédés et de la modélisation physique des mécanismes de défaillances ; un des objectifs étant de garantir des distributions de défaillances aussi resserrées que possible en fin de durée de vie.

Le fondement d'une approche "active" de la fiabilité passe par l'analyse approfondie et la modélisation des mécanismes de dégradation des composants soumis en fonctionnement à des contraintes internes (technologies), et/ou externes (environnementales). Plusieurs étapes sont à considérer suivant le degré de maturité des technologies, chacune devant être construite pour parvenir à ce qu'on appelle la fiabilité opérationnelle, c'est-à-dire au travers de conditions spécifiées de production industrielle (variabilité des paramètres technologiques) et d'utilisation (variabilité des profils de mission). On conçoit aisément que le chemin puisse être long, notamment pour certains dispositifs nanotechnologiques émergents dont les procédés de fabrication et les limites fonctionnelles sont loin d'être déterminés et stabilisés. On peut résumer les principales marches à franchir aux phases suivantes:

- L'analyse comportementale sous contraintes accélérées, comportant l'identification et la localisation des zones critiques et les contraintes physiques, chimiques ou électriques actives, la modélisation de l'interaction contrainte- composant. L'impact de cette phase préliminaire mais importante doit se porter sur les choix technologiques, l'évaluation des risques, les limites fonctionnelles.
- La modélisation des dégradations avec la détermination des lois d'évolution d'indicateurs de dégradation précoces et l'analyse des mécanismes de défaillance. Cette phase fait partie du développement des nouvelles technologies et génère une rétroaction importante sur la conception et la durée des tests de vieillissement accélérés.
- L'évaluation et la prédiction des taux de défaillance et des durées de vie, étape qui suppose un certain degré de maturité des technologies.

## 1. Technologies matures

Dans le cas des circuits intégrés, réalisés sur "wafer", la relation, entre le rendement au niveau de la plaquette et le taux de défaillance, a été confirmée à plusieurs reprises [2]. Des taux de défaillance précoces aussi bas que 10 ppm sont actuellement obtenus avec des rendements de l'ordre de 80% ; pour des rendements de 98 %, certains fabricants annoncent des taux de défaillance précoces quasi-nuls.

Cette forte diminution de la densité de défauts dans les circuits intégrés en technologie Silicium peut aussi être corrélée à l'amélioration constante de la fiabilité en fin de vie. Des taux de défaillance de 10 FIT ou moins sont déjà atteints par certains fabricants, en raison de la demande des industries automobiles, aéronautiques, mais aussi des secteurs traditionnellement exigeants tels que les secteurs médicaux, spatiaux ou militaires. Le tableau 1 résume l'analyse de A. Jonath et R. Thomas [3], dans laquelle la corrélation entre volume de production, rendement et fiabilité, est étudiée.

Volume (million/an)	> 100	< 1
$C_{pk}$	1.5 to 2	1 to 1.3
Rendement (%)	85 to 98	40 to 60
Déverminage (h)	≈ 0	48 to 168
Taux de défaillance (FIT)	0.1 à 10	100 à 1000

**Tableau 1.** Relation entre volume, contrôle des procédés et fiabilité des circuits intégrés

La "capabilité" des procédés,  $C_{PK}$ , est l'indicateur de qualité couramment utilisé par les professionnels du semi-conducteur ; il reflète les dispersions de divers paramètres critiques par rapport à une valeur de référence. Il s'exprime par:

$$C_{PK} = \min \left[ \frac{\bar{x} - lsi}{3\sigma}, \frac{iss - \bar{x}}{3\sigma} \right]$$

où  $\bar{x}$  représente la valeur moyenne,  $\sigma$  l'écart type de la distribution, lsi et iss les limites de spécification inférieure et supérieure dans le procédé.

Pour des productions de fort volume de technologies très fortement intégrées (VLSI) matures, le  $C_{PK}$  peut atteindre des valeurs proches de 2. Il est clair que des taux de défaillance inférieurs à 10 FIT ne peuvent être atteints que par des contrôles très fins des procédés de fabrication. En contrepartie, les très bons rendements obtenus permettent une réduction significative du déverminage ("burn-in"), puisque la très

faible densité de défauts n'engendre pratiquement plus de défaillances précoces. Certains circuits de technologies matures, produits à fort volume, ne font l'objet d'aucun déverminage, en raison du risque potentiel de génération de défauts lors des tests de sélection. Cette amélioration des rendements est possible notamment grâce à des techniques telles que le WLR ("Wafer Level Reliability" ou fiabilité au niveau de la plaquette) et des outils de contrôle et de suivi en ligne tels que le Contrôle Statistique des Procédés (SPC). Les structures de test WLR sont communément utilisées pour vérifier l'intégrité des niveaux de métal ou de diélectrique, la susceptibilité vis-à-vis des porteurs chauds, les claquages et dégradations d'oxyde, les effets des décharges électrostatiques (ESD), l'électromigration dans les interconnexions... En plus de l'amélioration du rendement et de la réduction des défaillances précoces, le WLR permet une meilleure évaluation de la fiabilité opérationnelle du produit.

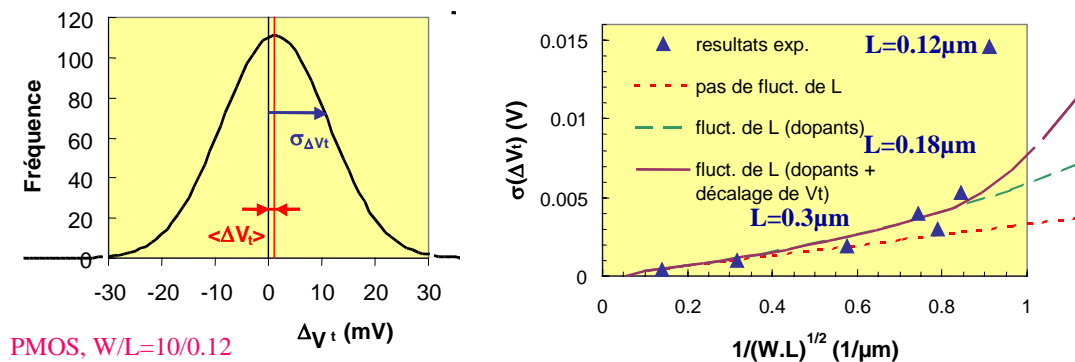
Le SPC, ainsi que l'émergence de compilation de bases de données ("Data Mining"), sont des outils essentiels à l'amélioration générale de la fiabilité, car ils permettent l'identification et la surveillance de paramètres technologiques critiques dont il faut à tout prix réduire et contrôler les dispersions.

## 2. Technologies en développement - Classification des nanotechnologies

Le principe de l'intégration "amont" de la fiabilité au plus tôt dans les phases de conception et de fabrication étant posé comme indispensable, il reste que, pour clarifier la problématique des nanotechnologies, on peut distinguer deux grands types de classification:

### 2.1 Approche "Top-Down"

Dans les domaines de la "nanoélectronique" issus des technologies microélectroniques, cette approche correspond à une extension des procédés vers les dimensions nanométriques (technologie MOS "ultime", composants spintroniques et photoniques...). Ces technologies voient fortement augmenter leur criticité, c'est-à-dire leur sensibilité vis-à-vis de faibles variations de paramètres technologiques, et faire face à des fluctuations directement issues du rapprochement des dimensions des composants élémentaires vers les échelles moléculaires ou atomiques. Ainsi les technologies MOS "ultime", par exemple, sont confrontées aux problèmes de distribution spatiale de dopants, de rugosité de bord de grille influençant la longueur effective du canal, etc. qui induisent autant de dispersions de paramètres électriques clés tels que les tensions de seuil électrique des transistors (figure 2).

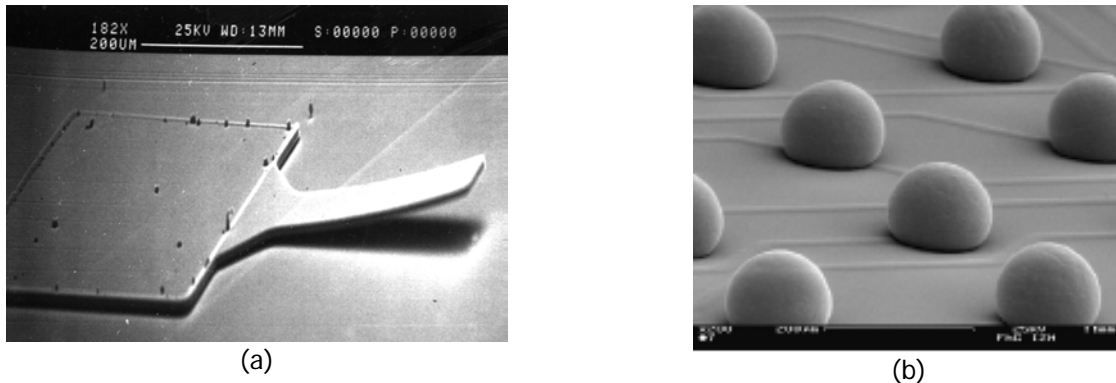


**Figure 2.** Effets de fluctuations technologiques sur la dispersion des tensions de seuil de transistors MOS largement submicroniques [4]

A ces effets, s'ajoute l'amplification de mécanismes de dégradation par vieillissement, tels que les dégradations des oxydes de grille par injection d'électrons "chauds", qui deviennent limitatifs des durées de vie. L'introduction de nouvelles étapes de procédés photolithographiques, et de nouveaux matériaux (isolants de grille, interconnexions...), nécessite une fiabilisation, mais cette dernière s'effectue dans une large mesure en continuité avec les acquis scientifiques et techniques antérieurs et peut aboutir rapidement à des résultats satisfaisant les exigences actuelles de fiabilité pour une intégration des dispositifs dans l'environnement technologique industriel. Dans ces mécanismes de défaillance, on peut également citer:

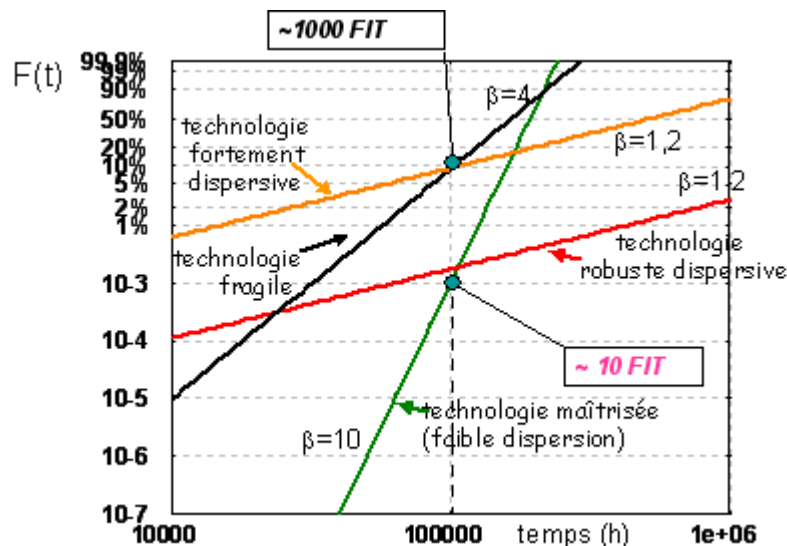
- Diélectriques de grille ("high K"): phénomène de claquage, piégeage de charges, stabilité des charges fixes ...
- Interconnexions cuivre/diélectrique "low K": électromigration, cavités ("stress voiding"), effets thermomécaniques, résistance mécanique, impact du diélectrique (porosité, conductivité thermique).
- Grilles métalliques: diffusion dans l'isolant de grille, susceptibilité à l'oxydation, désaccord de coefficient d'expansion thermique, impact de l'implantation...

Le qualificatif "micro-nano" n'adresse pas uniquement un phénomène de réduction d'échelle dimensionnelle, de façon uniforme. Il englobe également l'environnement "micro-objet" que constituent les microsystèmes. Ce n'est pas, dans ce cas, le facteur dimensionnel qui prime mais bien les aspects multi-matériaux et multi-procédés. Dominant alors, dans une approche fiabilité, les questions liées au comportement de ces matériaux très hétérogènes à des contraintes communes, ainsi qu'à des configurations tri-dimensionnelles ne permettant pas de limiter l'étude sur une voie monodimensionnelle. Dans cette catégorie se trouvent non seulement les microsystèmes mais aussi les micro-assemblages et le micro-packaging (figure 3). Il faut rappeler que ces dernières technologies doivent suivre la progression de l'intégration des semi-conducteurs, à la fois en terme dimensionnel ("Chip Scale Package" ou Encapsulant à l'échelle de la puce) et en terme de complexité (3D packages, "Ball Grid Array"). Dans ce domaine, les phénomènes de fatigue thermomécanique et mécanique, de corrosion, d'intermétalliques, de pollution d'interfaces, d'électromigration, de propagation d'humidité dans l'encapsulant... sont particulièrement cruciaux mais représentatifs de la complexité des micro et à terme des nano-systèmes.



**Figure 3.** (a)- Vue au MEB d'un cantilever en polysilicium, (b)- Vue d'un assemblage de type "flip-chip" [5]

La non maturité entraîne en général une dispersion des paramètres technologiques sur les populations de composants. D'un point de vue de la distribution des défaillances dans le temps, cette dispersion peut entraîner un plus grand étalement des défaillances donc des durées de vie d'une population d'un lot de composants lors d'un procédé de qualification (figure 4). Dans une représentation de type "Weibull", et si cette loi s'applique au cas traité, cela se traduit en général par une pente " $\beta$ " plus faible [6].



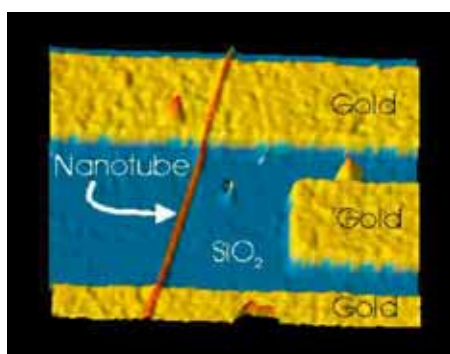
**Figure 4.** Impact de la maturité d'une technologie sur la pente " $\beta$ " de la loi de Weibull [7]

## 2.2 Approche "Bottom-up"

Dans le cas des nanotechnologies issues directement de la science des matériaux (synthèse chimique) et de l'exploitation de leurs propriétés spécifiques (moléculaires ou atomiques), la fiabilité doit être impérativement abordée dès les phases préliminaires de mise au point. Le caractère nouveau de matériaux, comme les nanotubes, les nanocristaux fluorescents, l'électronique organique..., implique des procédés également nouveaux dont beaucoup ne sont pas encore stabilisés. Intégrer la fiabilité potentielle au travers d'un choix de procédé tolérant aux défauts constitue une des premières actions à mener dans une démarche de

recherche et développement. Sachant que ces procédés sont contrôlés sur des modes collectifs ou macroscopiques (et non au niveau des composants élémentaires), il s'agit bien de choix technologiques effectués dans une optique fiabiliste, c'est-à-dire en prenant en compte les aspects "matériaux" relatifs à la stabilité chimique, l'auto-guérison de défauts, l'insensibilité aux éléments non fonctionnels, et l'auto-organisation. Le but est de compenser la dispersion, a priori très étalée, des éléments actifs et la faiblesse intrinsèque des rendements de fabrication pris dans le sens habituel, c'est-à-dire au niveau du composant individuel. La figure 5 montre à titre d'exemple le dispositif expérimental de transistor MOS à nanotube de carbone développé par IBM. Les challenges doivent alors se focaliser sur plusieurs aspects:

- Effectuer le contrôle "macroscopique" ou "collectif" des procédés malgré un désordre "intrinsèque".
- Tendre rapidement vers un rendement de fabrication.
- Utiliser le potentiel d'auto-organisation des structures microscopiques.
- Guérison ou neutralisation des composants non fonctionnels.
- Interface de connexion avec l'environnement micrométrique.



**Figure 5.** Exemple de transistor MOS à nanotube de carbone illustrant l'approche "bottom-up" (source IBM)

### 3. Contraintes spécifiques liées aux nanotechnologies

Le vieillissement des composants résulte d'un ensemble de processus physico-chimiques qui se manifestent par des dérives de caractéristiques (fonctionnelles ou non). Ces dégradations inévitables sont propres au composant en tant que réalisation technique, mais dépendent aussi fortement de son utilisation et de l'environnement, dans leur nature et leur cinétique. A terme, cet endommagement, progressif ou plus rapide, conduit à une perte de la fonctionnalité du système (définition d'un critère) et donc à la défaillance. Alors que pour les dispositifs nanotechnologiques "top-down", on dispose d'une façon générale d'une base de connaissance des principaux mécanismes de dégradation issus de la microélectronique, il n'en est pas de même pour les toutes nouvelles technologies "bottom-up" où l'introduction de nouveaux matériaux, de nouveaux procédés et l'exploitation de propriétés, jusque-là non utilisées, va conduire inévitablement à de nouveaux comportements.

Tout d'abord, des facteurs positifs vont dans le sens d'une robustesse accrue des nanotechnologies. Ces dispositifs sont très peu sensibles aux chocs, et présentent plus généralement une bonne résistance mécanique et thermomécanique, du fait de leur dimensionnel extrêmement favorable. On peut aussi penser que les contraintes thermiques internes seront faibles étant donné la très faible dissipation caractérisant la plupart de ces dispositifs [8]. Mais il y a également des facteurs qui renforcent leur criticité intrinsèque: la taille des structures élémentaires actives devient comparable à celle des défauts. Du fait de l'importance des surfaces, la sensibilité aux agressions risque d'être globalement accrue. Par exemple, l'impact de la qualité de la préparation de guides optiques enterrés actifs (rubans) ou passifs (adaptateurs vers une fibre) et les étapes de reprise d'épitaxie sont susceptibles d'engendrer localement des zones de fortes contraintes et de migrations de dislocations vers les zones actives sous l'effet de la température [9, 10].

On peut également prévoir une susceptibilité aux surcharges électriques, de type décharges électrostatiques (ESD) d'autant plus importantes que les signaux électriques internes sont faibles. La présence de plus en plus fréquente de matériaux organiques, dans les procédés de fabrication (passivation, zone active, confinement...), va probablement renforcer la question de leur stabilité chimique et de son impact sur la fiabilité à très long terme. Enfin, il faut signaler la question de la connectivité vers le monde macroscopique, pour lequel l'énorme saut dimensionnel ne manquera pas de poser le problème de sa fiabilisation.

#### 4. Nouvelles approches pour l'étude de la fiabilité des nanotechnologies

L'objectif de cette section est de présenter les résultats de nouvelles approches, issues des travaux du Laboratoire IMS en étroite collaboration avec les industriels et des laboratoires universitaires. Ces approches spécifiques sont basées sur l'utilisation combinée de lois physiques de défaillance issues de tests accélérés, de simulations comportementales et de méthodes statistiques intégrant une variabilité technologique pour extrapoler des taux de défaillance et des durées de vie en conditions opérationnelles de composants microélectroniques actuels avec à terme un objectif de "simulation" de la fiabilité. Le but est d'analyser leurs potentialités et les perspectives d'applicabilité pour les dispositifs nanotechnologiques.

Que ce soit pour paramétrer des lois semi-empiriques quantifiant des facteurs d'accélération globaux, ou pour valider expérimentalement des procédures de simulation de la fiabilité, les données en conditions réelles d'utilisation sont en général très difficilement accessibles (durée très longue, retour d'information de terrain peu disponible).

Les tests accélérés doivent rester une base incontournable de la démarche de démonstration de la fiabilité et de prévision de durée de vie. Malgré l'introduction de nouvelles méthodes de test (contraintes échelonnées, multi-contraintes, multi-énergies d'activation...), ces tests trouvent toutefois leurs limites pour les technologies actuelles et ce pour plusieurs raisons:

- Devant répondre à une "banalisation" naturelle des conditions de fonctionnement, considérées traditionnellement comme défavorables (électronique embarquée, automobile, spatial...), les circuits intégrés ont atteint des durées de vie importantes, même en conditions sévères. Ce facteur pose le problème de l'accélération du vieillissement par des contraintes appliquées encore plus fortes sans atteindre les limites de l'intégrité physique des composants.
- Dans le cas des micro-assemblages et des microsystèmes, les facteurs d'accélération possibles sont faibles et rarement supérieurs à quelques dizaines, voire à quelques unités à cause des limitations imposées par les matériaux ou les interfaces les plus fragiles.
- Les exigences économiques imposent une très grande réactivité de la part des fondeurs et des industriels du semi-conducteur ce qui n'est pas forcément compatible avec le compromis entre le nombre de pièces sous test et la durée du test.
- Dans tous les cas, le nombre effectif de défaillances observées sera très faible, et les informations expérimentales sur les processus de vieillissement assez pauvres. L'utilisation de techniques d'optimisation de données statistiques, par tirages aléatoires autour d'une loi générique expérimentale par exemple, devra se systématiser.

Néanmoins, plusieurs voies peuvent être poursuivies pour une bonne estimation de la fiabilité à partir d'une campagne d'essais accélérés:

- La conception de structures spécifiques, particulièrement sensibles à une contrainte ciblée, et représentatives de la technologie d'un ensemble de composants, permet, par double extrapolation de ramener le vieillissement constaté sur ces structures de test à la filière technologique dans son entier. Cette stratégie issue directement des techniques "WLR" (Wafer Level Reliability) doit être étendue aux assemblages, micro-technologies et nanotechnologies. Le développement de tests "génériques" représentatifs de familles technologiques constituera également une avancée pertinente.
- L'identification et l'utilisation d'indicateurs de dégradation, paramètres mesurables, pas nécessairement fonctionnels, mais assurément corrélés à un mécanisme physique aboutissant potentiellement à la défaillance, peuvent permettre une évaluation de la cinétique de vieillissement. D'ores et déjà, pour de nombreuses technologies, dont les technologies sub-microniques, seules des valeurs de dérives spécifiées de ces indicateurs seront exploitées à l'issue des tests de vieillissement accélérés sans aucune défaillance réelle observée. L'extrapolation aux durées de vie à la défaillance s'effectue à partir des modèles de dégradation.
- Les méthodes de prévision de durées de vie, fondées sur des modèles physiques élaborés et alimentés par des distributions de paramètres au lieu de valeurs fixes commencent à se développer dans les cas les plus simples et à évoluer vers la simulation de fiabilité. Dans ce cas, les résultats sont alors exprimés en distribution de durée de vie, plutôt qu'en valeurs moyennes.

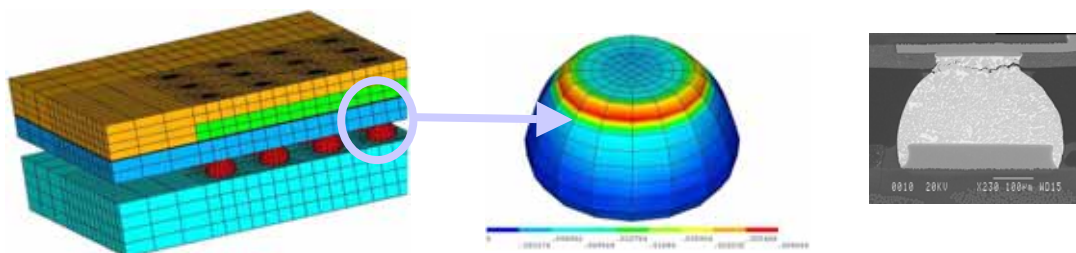
##### 4.1. Apport des modèles mixtes (couplage expérimental/simulation)

L'identification des mécanismes de défaillance ainsi que la détermination des lois physiques qui les gouvernent restent donc indispensables pour concevoir et développer des dispositifs nanotechnologiques

ayant, par les choix technologiques qu'ils impliquent, le meilleur potentiel de fiabilité. Mais la détermination de modèles physiques de vieillissement est également une voie optimale pour évaluer et prévoir de façon réaliste la durée de vie des dispositifs. Identifier ces zones critiques et modéliser la cinétique des dégradations potentielles nécessite le recours aux outils de simulation numérique et en particulier, à la simulation physique par éléments finis (maillage). Ce type d'outil indispensable se généralise en microélectronique pour prévoir les effets de contraintes variées sur des structures devenues extrêmement complexes, tant au point de vue de leur configuration géométrique que de la variété des matériaux associés (et de leurs propriétés physiques).

Une approche originale, récemment proposée, consiste en l'introduction de modèles mixtes analytiques couplant tests accélérés et simulation par éléments finis (FEM). Cette dernière permet de "descendre" dans la structure fine du composant, de prendre en compte les effets locaux (par exemple les claquages par ESD, l'initiation de fissures, les points chauds...), les zones interfaciales des structures, les ruptures technologiques (épitaxie, interconnexions, packaging,...) ; par conséquent de représenter de façon réaliste l'aspect micro et nanodimensionnel que comporte un micro ou un nanomodule assemblé. Cet effort de modélisation doit également s'appuyer sur les techniques de caractérisation et d'analyse physique les plus avancées, pour maintenir la base expérimentale indispensable. La figure 6 illustre cet aspect avec la simulation des contraintes thermomécaniques sur les joints à billes d'un microassemblage très intégré CSP 48 I/O reporté sur carte [11].

Cet exemple illustre en particulier le calcul du taux de déformation plastique accumulée ( $\Delta\gamma$ ) au cours d'une série de cycles thermiques (-55°C/+125°C). Ce paramètre est uniquement accessible en utilisant des simulations thermomécaniques non-linéaires par éléments finis pour ensuite déterminer la variation de la taille des phases de plomb à partir d'une loi physique de dégradation. En effet, il a été démontré que l'initiation de fissurations du joint de brasure est liée à une taille limite de ces phases [12].

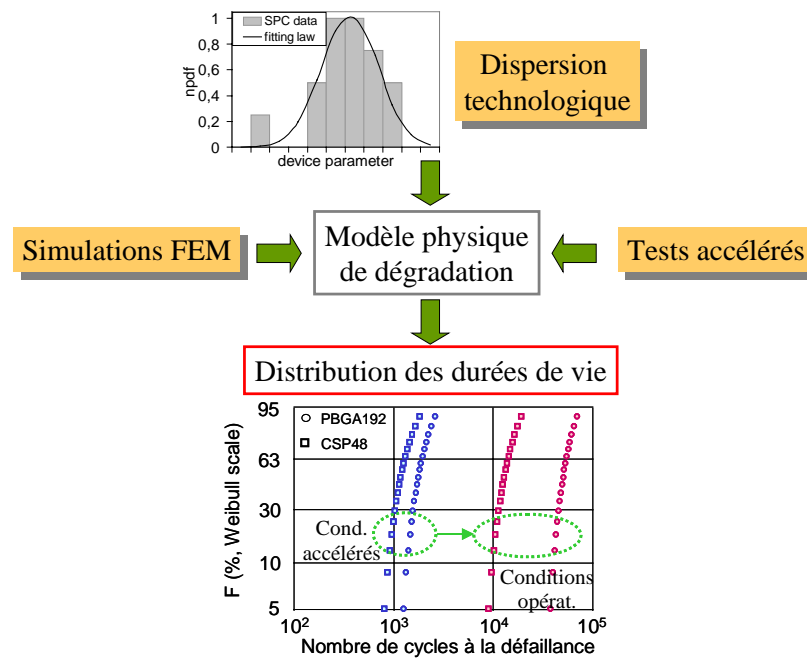


**Figure 6.** Exemple de calculs de contraintes sur des joints à bille par simulations FEM et défaillance expérimentale observée au MEB sur un joint de brasure d'un microassemblage CSP [11]

Les exigences économiques imposent une très grande réactivité de la part des fondeurs et des industriels du semi-conducteur, ce qui n'est pas forcément compatible avec le compromis entre le nombre de composants et la durée des tests. Dans le cas des microassemblages, le nombre effectif de défaillances observées devient de plus en plus faible, et les informations expérimentales sur les processus de vieillissement assez pauvres. L'utilisation de techniques d'optimisation de données statistiques, par tirages aléatoires autour d'une loi générique expérimentale par exemple, devra se systématiser [13].

Dans le cadre de dispositifs nanotechnologiques peu matures et donc soumis à des dispersions paramétriques étendues, ces méthodes de prévision de durées de vie, fondées sur ces modèles mixtes devront intégrer des distributions de paramètres au lieu de valeurs fixes de manière à évoluer vers la notion de "simulation" de fiabilité, partie intégrante d'une phase de conception actuelle. Dans ce cas, les résultats sont exprimés en distribution de durée de vie, plutôt qu'en valeurs moyennes de type MTTF (figure 7). C'est donc au prix de modèles microscopiques élaborés du vieillissement, et de la simulation de structures représentatives du composant ou système tenant compte des modèles physiques applicables à ces dispositifs, que l'on pourra obtenir une distribution plus réaliste des instants de défaillance, nécessaire pour garantir une période opérationnelle à pratiquement zéro défauts.





**Figure 7.** Introduction des modèles mixtes et des distributions technologiques pour le calcul de la distribution des durées de vie d'un microassemblage en conditions accélérées et opérationnelles [13].

#### 4.2. Apport des approches statistiques

Les très longues durées de vie, et inversement les très faibles taux de défaillance, atteints par certains composants optoélectroniques rendent de plus en plus difficile l'évaluation expérimentale des caractéristiques usuellement proposées pour caractériser la fiabilité: durée de vie moyenne, médiane, MTTF,  $t_{50\%}$  .... Les tests classiques de vieillissement accéléré sous contraintes mixtes, trouvent leurs limites dans le compromis entre la durée du test, le nombre de pièces sous test, et un facteur d'accélération modéré. Il devient alors quasiment impossible d'obtenir une distribution complète des instants de défaillance, à des coûts non prohibitifs.

Prenons l'exemple d'un émetteur laser à hétérostructure utilisé pour des applications de télécommunication à haut débit: les taux de défaillance exigés pour ce type de composant submicronique doivent être inférieurs à 100 FITs pour une durée de vie de 25 ans, soit 2% de pannes sur 25 ans. La démonstration impose un facteur d'accélération élevé compris entre 300 et 400 (non envisageable sur des composants microassemblés) pour une durée de 1000 heures et plusieurs centaines de composants sont nécessaires à la composition d'un échantillon de test ; ce qui, économiquement, est difficilement concevable. Une solution consiste en la mise à profit d'outils statistiques pour estimer les paramètres pertinents, en tenant compte d'informations expérimentales minimales, couramment issues de tests tronqués en durée, à partir d'une très faible population de composants. Ces outils interviennent à plusieurs niveaux dans une démarche générale de "simulation" de fiabilité:

- estimation optimale des paramètres fondamentaux issus d'expériences,
- extrapolation fiable dans le temps grâce à une loi analytique,
- reconstitution artificielle d'une distribution des durées de vie.

En particulier, la méthode des tirages de Monte-Carlo, permet la génération empirique de la distribution d'une variable aléatoire, par balayage numérique de la variable à caractériser lorsque les paramètres décrivent leur propre distribution. Sous réserve d'un nombre suffisant de points simulés, on peut alors construire une fonction de répartition fiable de cette variable aléatoire.

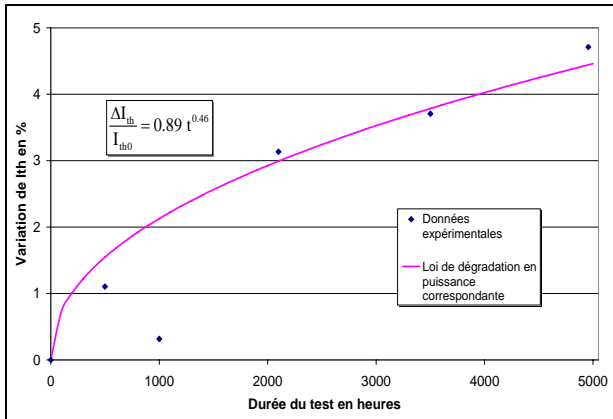
Cette méthode a été appliquée sur deux technologies étudiées pour des applications de télécommunication à haut-débit, en collaboration avec AVANEX-France : Diode laser monomode 1550 nm de 3<sup>ème</sup> génération et Amplificateurs Optiques à Semiconducteur 1550 nm (technologie transférée pour la qualification). Elle est basée à la fois sur la variation de paramètres fonctionnels, relativement simples à mesurer, mais également de la nature des mécanismes de dégradation propres à cette technologie [14, 15]. Des lois de dégradation

de paramètres électro-optiques sont mesurées expérimentalement sur une durée inférieure à  $10^4$ h. Par exemple, la variation du courant de polarisation ( $I_{th}$ ) de diodes laser BRS-DFB MQW InGaAsP/InP reportées sur embase AlN, accélérée en stockage actif ( $53^\circ\text{C}$ -110 mA), est donnée par la relation suivante constituant une variable d'entrée:

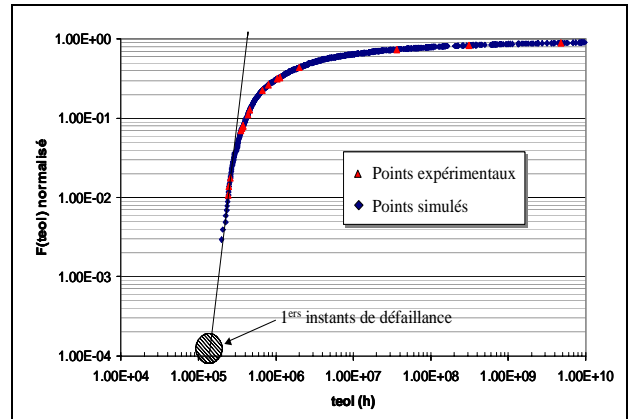
$$\frac{\Delta I_{th}}{I_{th}} = at^m \exp\left(-\frac{E_a}{kT}\right) \text{ avec } E_a \text{ (énergie d'activation moyenne)} = 0.75 \text{ eV}$$

Le point central consiste en la reconstruction statistique de la distribution des durées de vie en tenant compte du biais ( $\Delta m$ ) sur la loi de corrélation entre les paramètres  $m$  et  $a$ . De manière générale, cette procédure exige:

- i) Une extraction la plus précise possible des couples  $(a,m)$  associé à chaque composant suivi en vieillissement (figure 8-a) et de l'énergie d'activation des mécanismes d'usure.
- ii) L'estimation du comportement statistique des couples  $(a,m)$  associés à chaque lot en vieillissement et notamment la minimisation de l'erreur sur la fonction de corrélation entre les paramètres  $a$  et  $m$ .
- iii) La génération de couples  $(a,m)$  virtuels à partir de tirages statistiques (Monte-carlo) représentatifs du lot considéré, en nombre suffisant pour permettre le calcul des instants de défaillance et de prédire la durée de vie moyenne des composants étudiés (figure 8-b).



**Figure 8-a.** Exemple de dérive du courant de seuil d'une diode laser BRS-DFB MQW 1550 nm de 3<sup>ème</sup> génération (Loi en puissance)



**Figure 8-b.** Reconstruction statistique des premiers instants de défaillance à partir de 20 composants (Nombre de points simulés = 1024 points)

La simulation de la fiabilité peut également être abordée en intégrant un niveau supplémentaire représenté par l'interaction "composant-système" et traitée d'un point de vue statistique. En effet, la fiabilité d'un système peut être considérée comme un compromis entre le régime imposé au composant par le cahier des charges induisant un certain type de vieillissement, et la capacité du système à "absorber" les variations fonctionnelles liées à l'usure du composant en conditions opérationnelles. Des lois de dégradation, déterminées expérimentalement, peuvent être intégrées dans un simulateur "système" pour prévoir l'impact de dégradations de paramètres fonctionnels sur le signal transmis en fin de liaison [16].

Une étude a été menée dans ce cadre en collaboration avec le Département C<sup>2</sup>S<sup>2</sup> du Laboratoire XLim (Université de Limoges) permettant d'évaluer l'impact de lois de dégradation temporelle de la diode laser, expérimentalement déduites lors des tests accélérés sur plus de 5000h, sur les performances d'une liaison numérique (4 canaux) à haut débit utilisant le multiplexage de longueurs d'onde à 2,5 Gb/s (WDM). Les paramètres fonctionnels tels que le diagramme de l'œil, le facteur de qualité Q et le BER sont analysés [17]. La figure 9 présente l'architecture de la liaison simulée et la figure 10 démontre l'impact de la dégradation de la longueur d'onde centrale de l'émetteur du canal n°1 (loi en  $at^m$ ) sur le facteur de qualité (Q) en sortie des canaux n°1 et 2 en conditions opérationnelles.

Ces résultats illustrent à nouveau le couplage entre les modèles de dégradation issus de tests accélérés et la simulation "système" en prenant en compte des modèles physiques de composant les plus réalistes possibles. Néanmoins, ils doivent être pondérés par la fiabilité de l'extrapolation de dégradations sur une durée limitée en conditions accélérées à la durée de vie de la liaison en conditions opérationnelles (énergie d'activation constante). Ce travail permet, en relation étroite avec les industriels, de valider le choix de certains critères de défaillance et d'étudier la sensibilité des paramètres systèmes par rapport aux dégradations de nouveaux composants en développement. Du point de vue industriel, une contribution

majeure réside dans l'apport direct de ce type de simulations pour la réduction des coûts et l'optimisation des stratégies de tests de qualification industrielle, problématique de plus en plus cruciale pour des technologies à forte intégration en optoélectronique et photonique (composant, têtes optiques, OEIC).

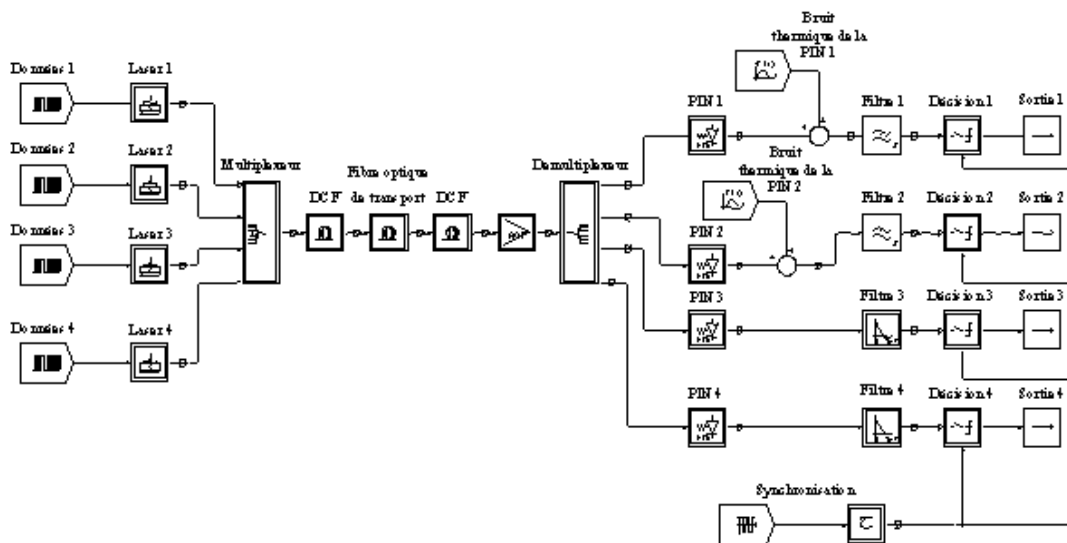


Figure 9. Architecture de la liaison WDM à 4 canaux simulée

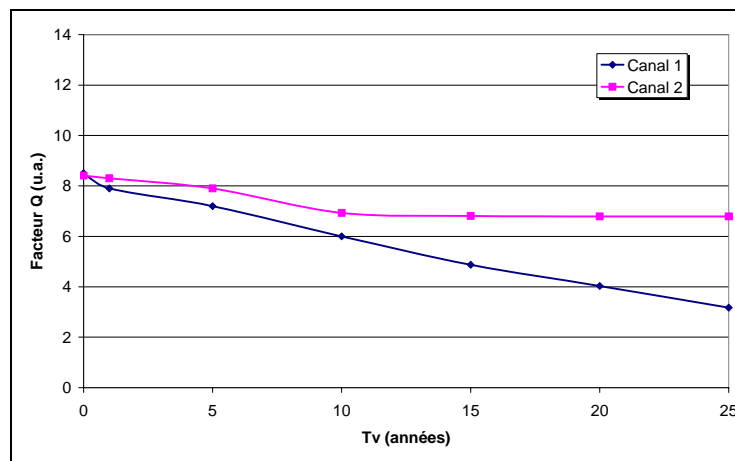


Figure 10. Impact de la dégradation de la longueur d'onde centrale de l'émetteur laser du canal n°1 (loi en  $at^m$ ) sur le facteur de qualité (Q) en sortie des canaux n°1 et 2

## 5. Synthèse

Le succès industriel des nanotechnologies sera clairement conditionné par l'intégration, au plus tôt de leurs phases de développement, des notions de robustesse et de fiabilité. Dans ce domaine, l'écart important avec les taux de défaillance exigés actuellement ne sera pas toléré très longtemps. La construction de la fiabilité de nanodispositifs doit commencer par la prise en compte des aspects de criticité vis-à-vis des contraintes, et cela dès les premiers choix technologiques. Elle implique également l'identification et la caractérisation des mécanismes de défaillance où l'on retrouve notamment les aspects mécaniques, thermiques, chimiques liés à la diversité des matériaux utilisés avec une difficulté supplémentaire due au caractère "ultime" des paramètres dimensionnels. L'utilisation des simulations physiques par éléments finis rend possible l'analyse des dispositifs dans leur complexité dimensionnelle et leur variété technologique. Elles permettent la prise en compte d'effets locaux et d'envisager des tests de fiabilité génériques, communs à plusieurs configurations différentes par les dimensions, ou les contraintes actives. Les effets de dispersion technologique devront être également analysés et minimisés. Il est à souligner qu'il sera également nécessaire de tenir compte du fait que les phénomènes physiques sont discrets (ex. densité d'états de structure à boîtes quantiques) et donc que la représentation globale sous la forme d'une loi de dégradation "macroscopique" continue (ex. loi de dérive en puissance) constituera un challenge à relever. Le côté pluridisciplinaire de l'approche est absolument indispensable et devra être pris en compte dans cette recherche en couvrant à la fois les questions relatives à la physique et à la physico-chimie des matériaux, aux phénomènes électriques, aux phénomènes thermiques, aux modèles mathématiques de traitement de données, etc.

Si la méthodologie de construction de la fiabilité des nanocomposants issus de l'évolution "top-down" est abordée en continuité avec celle des technologies sub-microniques, en revanche les dispositifs imaginés et réalisés à partir de nouvelles synthèses physico-chimiques (approche "bottom-up") nécessitent une approche spécifique. Les concepts d'auto-guérison et plus généralement de tolérance aux défauts doivent être particulièrement recherchés et exploités. Sur un tel thème, la mise en commun des compétences et des acquis de différentes équipes de recherche nationales, en association avec des partenaires industriels, doit permettre des avancées rapides et coordonnées dans le domaine de la fiabilité des micro et nano systèmes, à un niveau équivalent à celui d'autres initiatives internationales en réseau. D'autre part, il nous paraît important de couvrir le sujet depuis le matériau jusqu'à l'assemblage, y compris sous forme de micro ou de nanosystème, notamment parce qu'une majorité de défaillances dans un composant a pour origine les interfaces technologiques.

Que ce soit pour paramétrer des lois semi-empiriques quantifiant des facteurs d'accélération globaux, ou pour valider expérimentalement des procédures de simulation de la fiabilité, les données en conditions réelles d'utilisation sont en général très difficilement accessibles (durée très longue, retours d'expérience peu disponibles). Les tests accélérés resteront une base incontournable de la démarche de démonstration de la fiabilité et de prévision de durée de vie. Ces tests trouvent toutefois leurs limites pour les nanotechnologies. Des approches basées sur l'application d'outils statistiques et de simulation "système" sont alors tout à fait transférables pour l'évaluation de la fiabilité des dispositifs nanotechnologiques, en permettant, en relation étroite avec les industriels, de valider et optimiser le choix de critères de défaillance, d'étudier la sensibilité des paramètres "système" par rapport aux dégradations des composants élémentaires et surtout de réduire les coûts imposés par des tests accélérés. Ce type d'études offre, non seulement la possibilité de créer de nouvelles architectures, d'évaluer leur robustesse vis à vis de critères de défaillance imposés, mais aussi de générer des briques technologiques susceptibles d'être utilisées pour des applications faibles coûts ou à forte densité d'intégration.

Pour terminer, le tableau 2 suggère une feuille de route pour l'évaluation de la fiabilité des dispositifs nanotechnologiques basée sur trois étapes fondamentales.

<b>Etapes</b>	<b>Objectifs</b>	<b>Impact</b>	<b>Outils</b>
<i>Analyse comportementale sous contraintes</i>	<ul style="list-style-type: none"> <li>- Identification et localisation des contraintes</li> <li>- Interaction contrainte/composant</li> </ul>	<ul style="list-style-type: none"> <li>- Design</li> <li>- Choix technologiques</li> <li>- Procédés de fabrication</li> <li>- Limites fonctionnelles</li> </ul>	<ul style="list-style-type: none"> <li>- Analyse physique</li> <li>- Simulation physique (effets locaux)</li> <li>- Analyses électriques ou optiques</li> <li>- Robustesse (contraintes échelonnées)</li> </ul>
<i>Modélisation des dégradations</i>	<ul style="list-style-type: none"> <li>- Loi d'évolution</li> <li>- Indicateurs précoces</li> <li>- Analyse de défaillance</li> </ul>	<ul style="list-style-type: none"> <li>- Design</li> <li>- Optimisation</li> <li>- Durée des tests accélérés</li> <li>- Estimation des durées de vie</li> </ul>	<ul style="list-style-type: none"> <li>- Analyse physique</li> <li>- Outils de modélisation</li> <li>- Structure de test (WLR, ATC, TSMD)</li> <li>- Vieillissements accélérés mixtes</li> </ul>
<i>Démonstration de la fiabilité</i>	<ul style="list-style-type: none"> <li>- Distribution des défaillances</li> <li>- Modèles de distribution des durées de vie</li> </ul>	<ul style="list-style-type: none"> <li>- Démonstration de fiabilité</li> <li>- Qualification produit</li> <li>- Prévision du taux de défaillance sur une durée calibrée</li> </ul>	<ul style="list-style-type: none"> <li>- Tests accélérés optimisés</li> <li>- Méthodes statistiques</li> <li>- Dispersion technologique</li> <li>- Simulation de fiabilité</li> </ul>

**Tableau 2.** Proposition d'une feuille de route pour l'évaluation de la fiabilité de dispositifs nanotechnologiques

## Bibliographie

- 1- K. Hotate, "Secure-Life Electronics for Quality Life and Society", International Symposium on Advanced Electronics for Future Generations, Tokyo, Japan, p. 3-5, October 2005.
- 2- W. Gerling, "Integration of efforts for the reliability of microelectronic devices", 4<sup>th</sup> European Symposium on Reliability of Electron Devices, Failure physics and Analysis, ESREF Proceedings, Bordeaux, France, p.51-57, October 1993.

- 3- R. W. Thomas, "How the quality and reliability world is changing", 10<sup>th</sup> European Symposium on Reliability of Electron Devices, Failure physics and Analysis, ESREF, tutorial Proceedings, Arcachon, France, October 1999.
- 4- R. Difrenza, PhD. Thesis, IMEP-ENSERG, Grenoble, France, 2003.
- 5- S.Lucas et al., "Realization and SEM Observation of Polysilicon and Aluminium Cantilever Using Surface Micromachining Technology" MSE 99, Arlington, VA, USA, 1999.
- 6- Y. Danto et al.. "Education of Reliability in Microelectronics", EWME 2002, Vigo, Spain.
- 7- J. H. Stathis, "Physical and Predictive Models of UltraThin Oxide Reliability in CMOS Devices and Circuits," IEEE Trans. Device & Material. Reliab. 1, 43–59 (2001).
- 8- S.P. Kumar, "Micro-sensors Networks, Electronics and Biology", International Symposium on Advanced Electronics for Future Generations, Tokyo, Japan, p. 23-24, October 2005.
- 9- A. Guichardon, PhD. Thesis, Université Paris XI, 1995.
- 10- M. Pommies, PhD. Thesis, Université de Limoges, 2002.
- 11- J-Y Deletage, PhD. Thesis, IXL, Université Bordeaux 1, France, 2003.
- 12- A. Hijazi, PhD. Thesis, IXL, Université Bordeaux 1, France, 1993.
- 13- J-Y. Deletage et al., "Reliability estimation of BGA and CSP assemblies using degradation law model and technological parameters deviations", Microelectronics Reliability, Vol. 43, 2003, pp. 1137-1144.
- 14- S. Huyghe, PhD. Thesis, IXL, Université Bordeaux 1, France, 2005.
- 15- L. Mendizabal, PhD. Thesis, IXL, Université Bordeaux 1, France, 2006.
- 16- J.L. Verneuil, PhD. Thesis, Université de Limoges, 2003.
- 17- L. Bechou and al., "Performance and reliability predictions of 1550 nm WDM optical transmission links using a system simulator", SPIE Photonics Europe Conference, Vol. 6193, Strasbourg, France, pp. 1-13, 3-4 April 2006.